

BusBochs

Nástroj pro vizualizaci komunikace po sběrnicích

autor: Michal Mojzík | vedoucí: Mgr. Pavel Ježek, Ph.D | 2015

Úvod

Běžná výuka základů fungování sběrnic spočívá v předvádění abstraktních časových diagramů, které popisují řadu různých konceptů zároveň a které mohou být těžko pochopitelné. Příprava praktického příkladu komunikace po sběrnicích, který by mohl student sám ovlivňovat, však není dost dobře uskutečnitelná. Přitom existuje množství virtuálních počítačových systémů, které by mohly být pro praktické příklady využity. Žádný z nich však sám o sobě vizualizovat sběrnicové přenosy neumozňuje.

V rámci této práce jsme se tak zaměřili na dodání funkcionality vizualizace probíhajících datových přenosů do existujícího virtuálního počítače. Při návrhu jsme předpokládali využití výsledného rozšíření jakožto učební pomůcky v rámci předmětu Principy počítačů.

port

sběrnice

Cíle

1. Výběr vhodného existujícího virtuálního počítače s přesnou reprodukcí architektury IBM PC a přidružených periférií.
2. Zachování vlastností vybraného virtuálního počítače, zejména v oblasti odezvy při uživatelské interakci.
3. Umožnění konfigurovat zapojení zařízení virtuálního počítače v rámci sběrnicové topologie.
4. Vytvoření systému umožňujícího přesnou reprodukci paralelních sběrnic, přičemž se zaměříme na sběrnice ISA.
5. Umožnění zadávat, jaké přenosy uživatele zajímají, a následné upozorňování na jejich výskyt.
6. Zobrazování sběrnicových přenosů.
7. Vytvoření infrastruktury pro rozšiřování o další typy paralelních sběrnic.

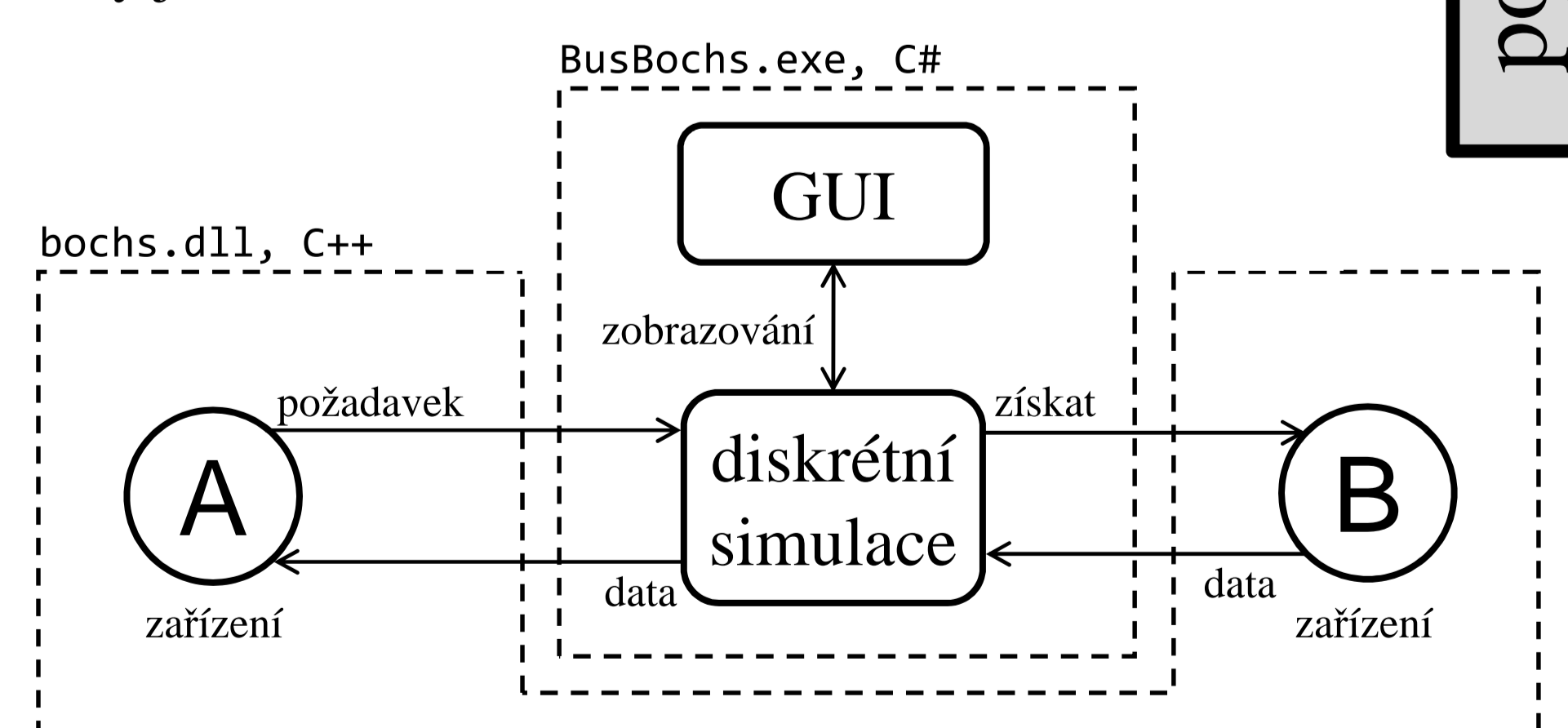
port

sběrnice

Zapojení do Bochs

Z omezeného počtu čistých simulátorů architektury IBM PC jsme vybrali virtuální počítač Bochs, který kromě přesné reprodukce procesorů architektury x86, popř. x86-64, obsahuje i simulaci RAM, pevných disků, grafické karty a dalších běžných periférií.

Pro simulaci sběrnicového protokolu nebylo možné přímo využít simulačního prostředí Bochs, jehož základní časová jednotka je jeden instrukční cyklus, což bylo pro naše účely nedostatečné. Vytvořili jsme oddělený simulační systém na bázi **diskrétní simulace s podmíněnými událostmi**, který je včleněn do komunikace mezi zařízeními Bochs.

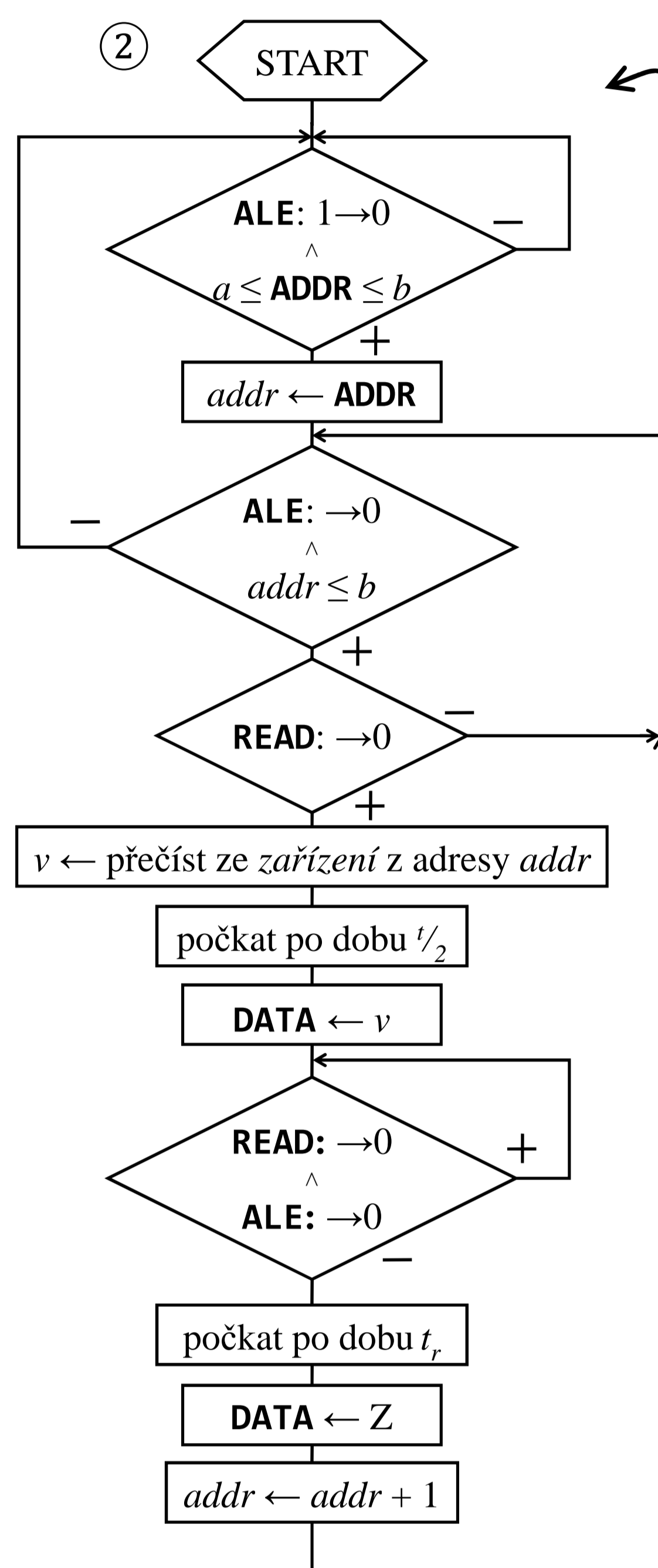


Z reprezentace sběrnicové topologie v diskretní simulaci pak získáváme informace nutné pro vyobrazení časového diagramu sběrnicového přenosu v grafickém uživatelském rozhraní.

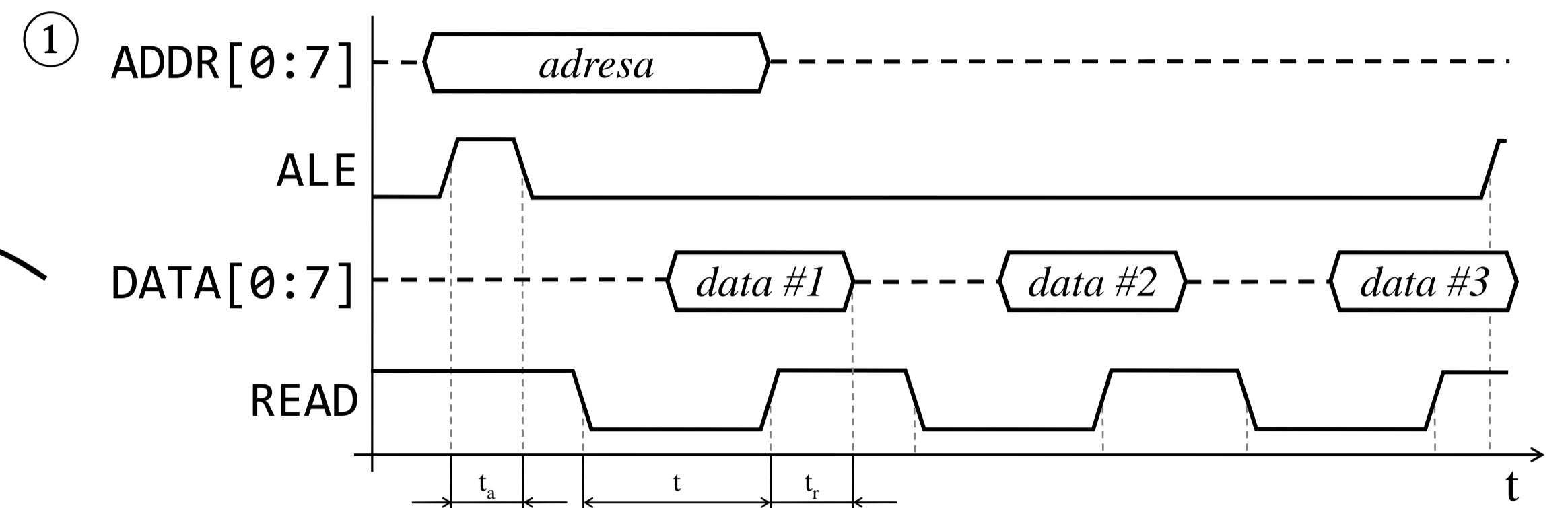
Za účelem zachování rychlosti virtuálního počítače využíváme postup **podmíněné simulace**, při které dochází k odsimulování datových přenosů dle sběrnicového protokolu pouze v případě, že je zapotřebí jejich vyobrazení. Přenosy, které je nutné simulovat, jsou ty, které uživatel označí jako zajímavé pomocí systému **podmíněných přerušení**.

Simulace sběrnic

Pro zjednodušení implementace sběrnic jsme vyvinuli systém pro přímočarý přepis sběrnicových protokolů do kódu programu, kterým se následně sběrnicové přenosy řídí a který do simulace nevnáší nežádoucí režii.



Uvažujme fiktivní sběrnicový protokol ① umožňující provést přenos několik datových bytů z po sobě následujících adres v rámci jednoho přenosu.



Pak zařízení, které může být uvažovaným sběrnicovým přenosem vyčítáno na rozsahu adres a až b včetně a jehož fungování vyjádříme pomocí vývojového diagramu ② využívajícího aktivních čekání na výskyt určitých podmínek na signálních vodičích sběrnice, můžeme přepsat do kódu programu v C# ③.

```
③ while(Simulation.Running) {
    await ADDR.AtRange(a,b) && ALE.AtHigh;
    await ADDR.AtDisconnected || ALE.AtLow;
    if(!ADDR.Connected) continue;
    byte addr = ADDR.Value;
    while(addr <= b) {
        await READ.AtLow || ALE.AtHigh;
        if(!ALE.AtLow) continue;
        byte v = Device.ReadMemory(addr);
        await Simulation.AtAfter(t / 2);
        DATA.Set(v);
        await READ.AtHigh || ALE.AtHigh;
        await Simulation.AtAfter(t_r);
        DATA.Release();
        ++addr;
    }
}
```

Namísto aktivního čekání využíváme konstrukturu `await` jazyka C#, pomocí kterého je sekvenčně zapsaný kód při překladu převeden do podoby, která se vykonává asynchronně v rámci simulační smyčky diskretní simulace.

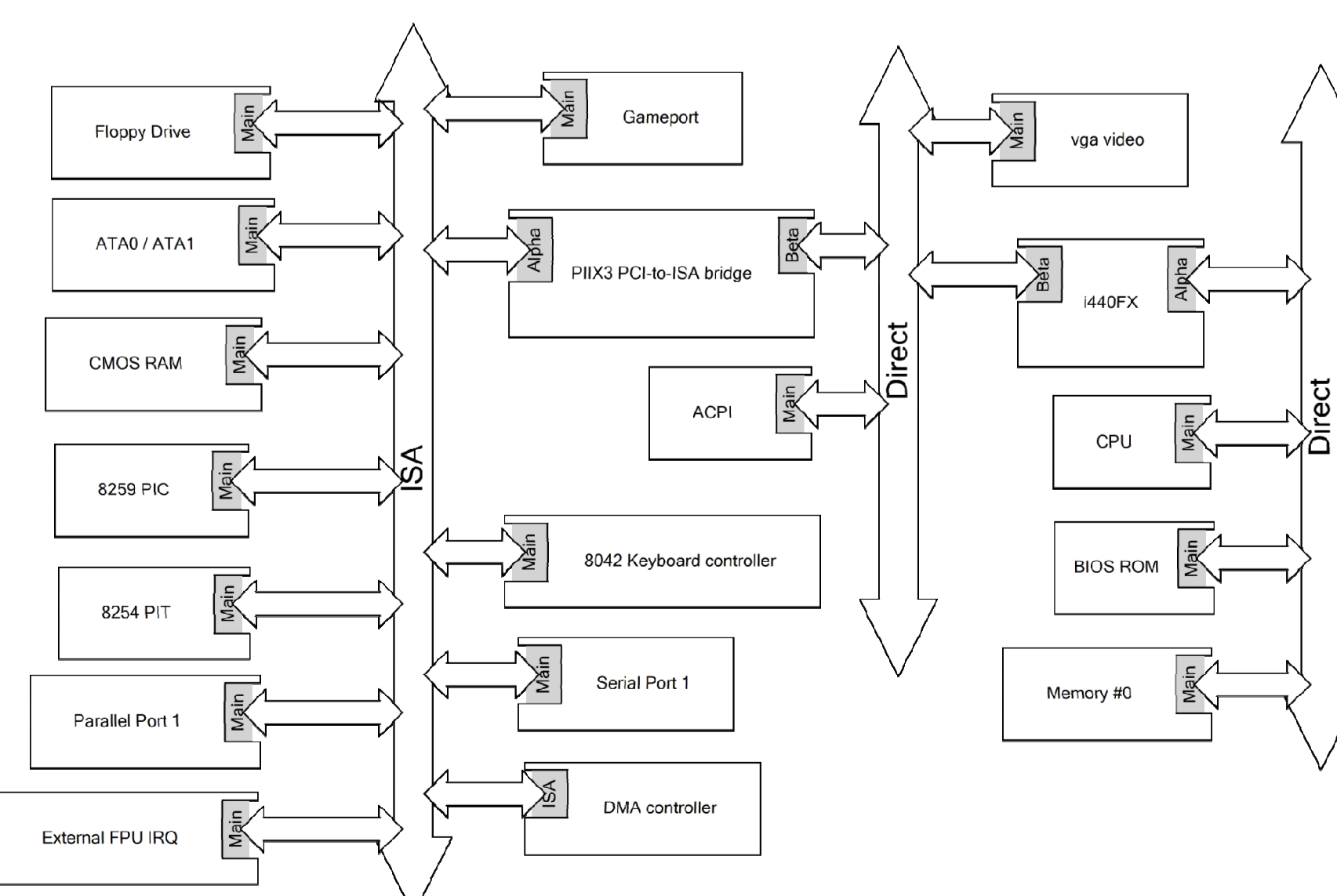
port

sběrnice

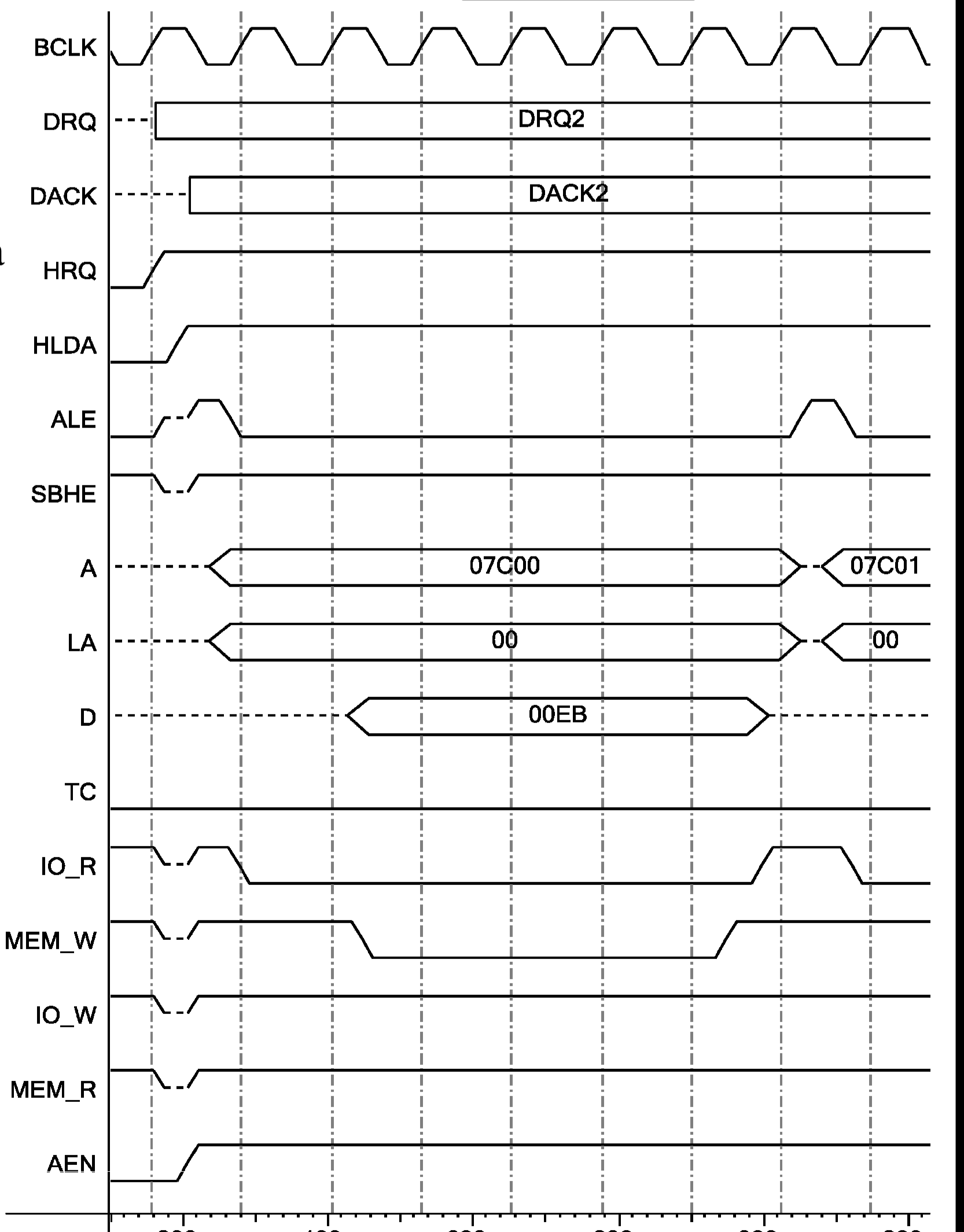
ISA sběrnice

Součástí programu je implementace sběrnice ISA s důrazem na přesné časování v rámci sběrnicových přenosů mezi jednotlivými zařízeními. Podporovanými přenosy jsou všechny datové a řídicí přenosy sběrnice ISA, tedy paměťové přenosy, I/O přenosy, DMA přenosy a signalizace přerušení.

Uživatel má možnost určovat, jakou podobu má sběrnicová topologie a tedy i jaká zařízení komunikují skrze sběrnici ISA.



Sběrniceová topologie propojení zařízení Bochs zobrazovaná programem BusBochs.



DMA přenos z diskety do paměti při bootu systému FreeDOS zobrazený programem BusBochs.

Závěr

Ve výsledném řešení se nám podařilo splnit cíle, které jsme si stanovili, je tedy možné využít výsledný program jakožto učební pomůcku pro výuku základů fungování sběrnic. Navržená infrastruktura umožňuje přímočaré budoucí rozšíření o mnoho dalších druhů paralelních sběrnic, zejména o další vývojově významné sběrnice PATA a PCI.

port